



เอกสารประกอบการสอน

วิชา ระบบดิจิทัลเบื้องต้น (Introduction to Digital System)

รหัส 4121703

บทที่ 8 ไอซีดิจิทัล

(Integration Circuit Digital)

หลักสูตรระดับปริญญาตรี

พุทธศักราช 2551 (ปรับปรุง 2554)

โดย

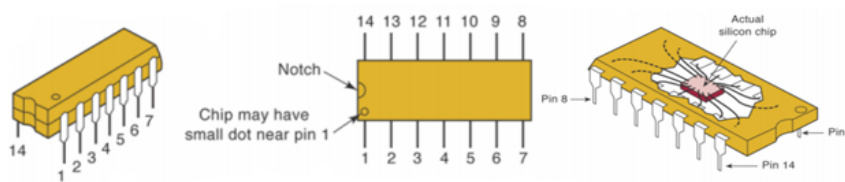
จุฑาวุฒิ จันทร์มาลี

สาขาวิทยาการคอมพิวเตอร์

คณะวิทยาศาสตร์และเทคโนโลยี มหาวิทยาลัยราชภัฏสวนดุสิต

8.1 บทนำ

ไอซีดิจิทัล (Digital IC) ซึ่ง ไอ ซี (IC) ย่อมาจาก Integrated Circuit หรือวงจรรวม เป็นวงจรรวมที่ประกอบด้วยอุปกรณ์อิเล็กทรอนิกส์ที่เชื่อมต่อกัน โดยที่อุปกรณ์ทุกตัววางอยู่บนวัสดุฐานรอง (Substrate) หรือแผ่นสารกึ่งตัวนำอันเดียวกัน ไอซีดิจิทัลจึงเป็นไอซีที่ทำงานได้กับสัญญาณหรือเฉพาะวงจรรวมดิจิทัลเท่านั้น โดยภายในตัวไอซีดิจิทัลเองจะประกอบด้วยเกตพื้นฐานหลายตัว (AND-OR-NOT Gate) โดยทั่วไปตัวไอซีจะเป็นแบบตีนตะขาบหรือตัวถัง แสดงได้ดังรูปที่ 8.1 ไอซี ไอซีดิจิทัลจะมีจำนวนขาที่ไม่เท่ากันขึ้นอยู่กับเบอร์นั้นๆ โดยทั่วไปจะมีตั้งแต่ 14, 16, 18, 20 เป็นต้น



รูปที่ 8.1 แสดงจำนวนขาของไอซีแบบตีนตะขาบ

8.2 สัญญาณดิจิทัล (Digital Signal)

สัญญาณดิจิทัลเป็นสัญญาณที่ประกอบด้วยสัญญาณเพียง 2 สถานะ คือ สูง-ต่ำ หรือ High-Low หรืออาจเขียนแทนด้วยเลขฐานสองคือเลข 0 และเลข 1 ดังนั้นสัญญาณที่จะเข้าหรือออกจากไอซีดิจิทัลจะต้องเป็นสัญญาณดิจิทัลเท่านั้น สัญญาณดิจิทัลจะมีระดับแรงดันในการทำงานที่แตกต่างกันไป โดยทั่วไปสัญญาณที่เป็น 0 จะมีแรงดันที่ 0 โวลต์ และสัญญาณที่เป็น 1 จะมีแรงดันที่ 5 โวลต์แต่ระดับการทำงานนี้อาจแตกต่างกันไปตามประเภทหรือชนิดของไอซีดิจิทัล

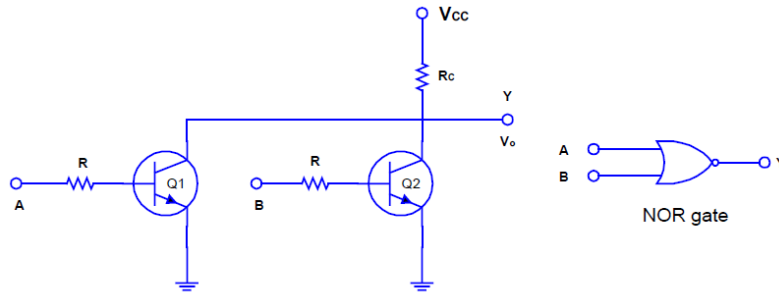
8.3 ชนิดของดิจิทัลไอซี (The Type of Digital IC)

ไอซีดิจิทัล จำแนกตามลักษณะโครงสร้างและวงจรรวมภายใน ที่นิยมใช้กันในปัจจุบันมี 5 ประเภท ดังนี้

1. อาร์ทีแอล (RTL : Resistor – Transistor Logic)
2. ดีทีแอล (DTL : Diode – Transistor Logic)
3. ทีทีแอล (TTL : Transistor – Transistor Logic)
4. อีซีแอล (ECL : Emitter – Coupled Logic)
5. ซีโมส (CMOS : Complementary Metal Oxide Semiconductor)

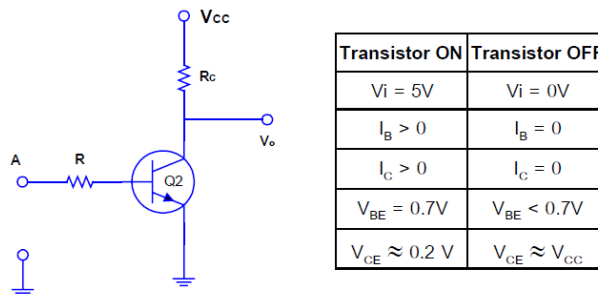
8.3.1 อาร์ทีแอล (RTL : Resistor – Transistor Logic)

เป็นไอซีตระกูลแรกๆที่มีโครงสร้างภายในประกอบด้วย ความต้านทาน และทรานซิสเตอร์ ข้อเสียของวงจรรวมไอซีชนิดนี้คือไม่สามารถขับโหลดที่ต้องการกระแสสูงๆได้ และความเร็วในการสวิตช์ ON – OFF ช้า ความถี่ที่ใช้ประมาณ 4-56 MHz แสดงได้ดังรูปที่ 8.2



รูปที่ 8.2 แสดงการต่อวงจรทรานซิสเตอร์ที่แอล

คุณสมบัติของทรานซิสเตอร์ ก่อนจะเรียนรู้การทำงานของวงจรรวมในไอซี ควรจะเข้าใจถึงคุณสมบัติของทรานซิสเตอร์ก่อน ทรานซิสเตอร์ถ้านำมาต่อใช้งานในรูปแบบสวิตช์สถานะของทรานซิสเตอร์จะมีสองสถานะ คือ สถานะทรานซิสเตอร์ ON และสถานะทรานซิสเตอร์ OFF คุณสมบัติดังนี้สถานะทรานซิสเตอร์ ON โดยทำการป้อนแรงดันอินพุต 5V เกิดกระแสเบสไหลผ่านเบสลงกราวด์ $V_{BE} = 0.7V$ เมื่อมีกระแสเบสก็จะเกิดกระแสคอลเลคเตอร์ เมื่อกระแสคอลเลคเตอร์ไหลเต็มที่ แรงดัน V_{CE} จะประมาณเท่ากับ 0.2V เสมือนกับสวิตช์ปิด (close) หรือเรียกว่าสถานะทรานซิสเตอร์ ON สถานะทรานซิสเตอร์ OFF โดยทำการป้อนแรงดันอินพุตโวลต์เตท 0V จะไม่เกิดกระแสเบสไหลผ่านเบสลงกราวด์ $V_{BE} = 0V$ เมื่อไม่มีกระแสเบสก็จะไม่เกิดกระแสคอลเลคเตอร์เมื่อกระแสคอลเลคเตอร์ไม่ไหล แรงดัน V_{CE} ประมาณเท่ากับ V_{CC} เสมือนกับสวิตช์เปิด (open) หรือเรียกว่าสถานะทรานซิสเตอร์ OFF แสดงได้ดังรูปที่ 8.3



รูปที่ 8.3 แสดงคุณสมบัติของทรานซิสเตอร์ RTL

การทำงานของวงจรรูปที่ 8.3

- ถ้า A = "0" B = "0"

Q1= Q2 = OFF (ไม่มีกระแส I_{B1} , I_{B2})

$V_O \approx V_{CC}$

Y = "1"

- ถ้า A = "1" B = "1"

Q1= Q2 = ON (มีกระแส I_{B1} , I_{B2})

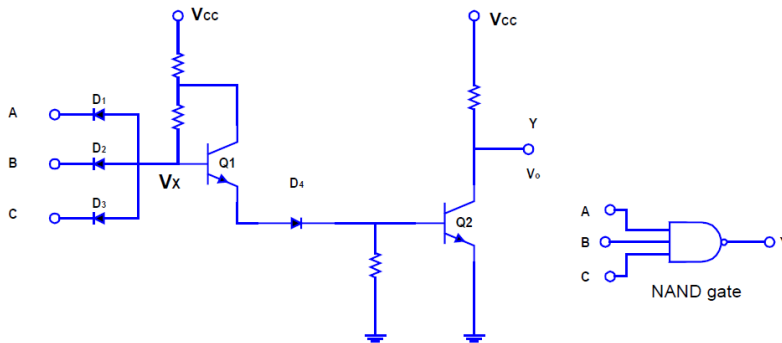
$V_O \approx 0.2 V$

Y = "0" (คุณสมบัติเอาท์พุทเหมือนกับกรณีที่อินพุทตัวใดตัวหนึ่งเป็น "1")

ดังนั้นวงจรมีคุณสมบัติเป็น NOR gate

8.3.2 ดีทีแอล (DTL: Diode – Transistor Logic)

เป็นไอซีที่ประกอบด้วยไดโอดและทรานซิสเตอร์เป็นหลัก วงจรนี้สามารถขับโหลดได้มากกว่าตระกูลที่ 8.1 และความเร็วเร็วกว่าตระกูล RTL แสดงได้ดังรูปที่ 8.4



รูปที่ 8.4 แสดงการต่อวงจรตระกูลดีทีแอล

การทำงานของวงจรรูปที่ 8.4

- ถ้า A = “0” B = “0” และ C = “0”

D1 = D2 = D3 = ON (กระแสไหลจาก VCC ผ่านความต้านทาน ผ่านไดโอดลง GND)

Q1 = Q2 = OFF

VO ≈ VCC

Y = “1” (คุณสมบัติเอาท์พุทเหมือนกับกรณีที่อินพุทตัวใดตัวหนึ่งเป็น “0”)

- ถ้า A = “1” B = “1” และ C = “0”

D1 = D2 = D3 = OFF (ไม่มีกระแสไหล ผ่านไดโอด)

Q1 = Q2 = ON (กระแสไหลจาก VCC ผ่านความต้านทาน ผ่าน B1 E1 B2 E2 GND)

VO ≈ 0.2 V

Y = “0”

ดังนั้นวงจรนี้มีคุณสมบัติเป็น NAND gate

ข้อสังเกต ถ้า D1 หรือ D2 หรือ D3 ON VX = 0.7 V

ถ้า D1 หรือ D2 หรือ D3 OFF VX = 2.1 V

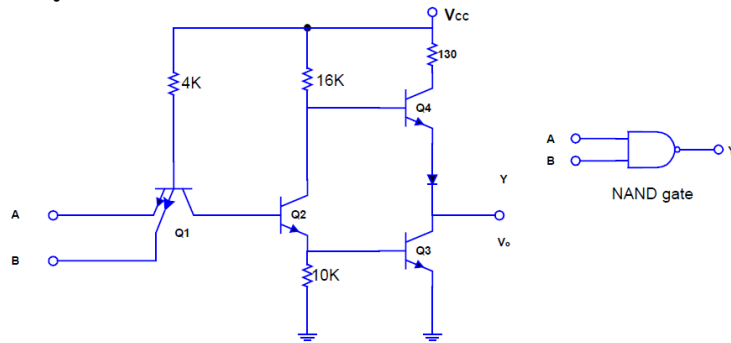
VTHRESHOLD = 1.4 V

[VTHRESHOLD หมายถึงระดับแรงดันอินพุทที่จะถือว่าเป็นโลจิก “0” หรือโลจิก “1” VTHRESHOLD = 1.4 V หมายถึงถ้าระดับแรงดันอินพุทมากกว่า 1.4V จะเป็นโลจิก “1” ถ้าระดับแรงดันอินพุทต่ำกว่า 1.4V จะเป็นโลจิก “0”]

8.3.3 ทีทีแอล (TTL: Transistor – Transistor Logic)

ทีทีแอล (TTL) เป็นไอซีที่โครงสร้างภายในจะเป็นวงจรรวมโดยผลิตมาจากทรานซิสเตอร์ ผลิตออกมาครั้งแรกในปี ค.ศ. 1965 โดยบริษัท Texas Instrument และต่อมาได้มีบริษัทอื่นๆผลิตขึ้นตามและจึงมีความจำเป็นต้องมีมาตรฐานแบบเดียวกันคือสามารถใช้ทดแทนกันได้ ไอซี TTL จะมี code โดยใช้ตัวเลข 4-5 หลัก แต่ 2 หลักแรกจะนำด้วย 74 และ 2 หลักต่อไปจะบอกถึงฟังก์ชันการทำงาน ถ้าเป็นชนิดมาตรฐานจะเขียนย่อว่า SN 54 หรือ SN 74 (โดยที่ SN 54 สามารถทำงานได้ที่อุณหภูมิ -55 องศาซี ถึง 125 องศาซี และ SN 74

54 สามารถทำงานได้ที่อุณหภูมิ 0 องศาซี ถึง 70 องศาซี) และถ้าเป็นชนิดความเร็วสูงจะเขียนย่อว่า SN 54H หรือ SN 74H แสดงได้ดังรูปที่ 8.5



รูปที่ 8.5 แสดงการต่อวงจรตระกูลทีแอล

การทำงานของวงจรรูปที่ 8.5

- ถ้า A = "0", B = "0"

Q1 = ON (มีกระแสไหลจาก VCC ผ่านความต้านทาน ผ่าน B1 E1 ผ่านขา A หรือ ขา B ลง GND)

Q2 = Q3 = OFF (ไม่มีกระแสไหลจาก VCC ผ่าน B2 E2 B3 E3 ลง GND เพราะ Q1 ON)

Q4 = ON (ขณะต่อ load มีกระแสไหลจาก VCC ผ่าน B4 E4 ไดโอด load ลง GND)

VO ≈ VCC

Y = "1" (คุณสมบัติเอาต์พุตเหมือนกับกรณีอื่นที่อินพุตตัวใดตัวหนึ่งเป็น "0")

- ถ้า A = "1", B = "1"

Q1 = OFF (เพราะศักดาที่ขา A และ B มีค่าเท่ากับ VCC จึงไม่มีกระแส IB1)

Q2 = Q3 = ON (มีกระแสไหลจาก VCC ผ่าน B1 C1 B2 E2 B3 E3 ลง GND)

Q4 = OFF (เพราะศักดาที่ขา B3 มีค่าประมาณ 0.9V Q4 จะ ON จะต้องศักดาประมาณ 1.6V)

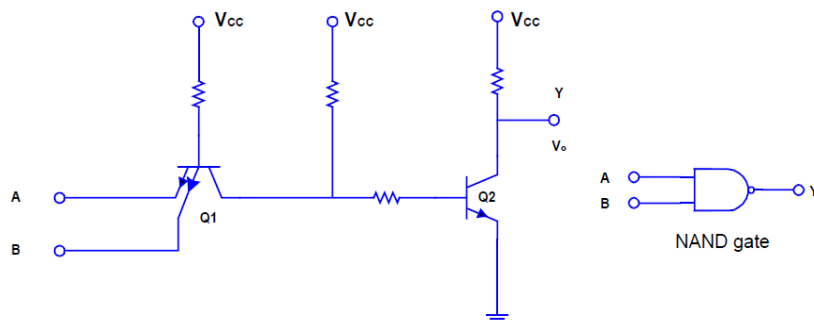
VO ≈ 0.2 V

Y = "0"

ดังนั้นวงจรนี้มีคุณสมบัติเป็น NAND gate

ปัจจุบัน ไอซี TTL ยังแบ่งกลุ่มย่อยออกเป็นหลายชนิดคือ

1. ทีแอลมาตรฐาน (Standard TTL) เป็นไอซีรุ่นแรกๆที่ผลิตขึ้นมา สามารถขับกระแสได้สูงสุดประมาณ 16 mA และใช้กับความถี่สูงสุดประมาณ 18 – 20 MHz แสดงได้ดังรูปที่ 8.6



รูปที่ 8.6 แสดงการต่อวงจรทีแอลมาตรฐาน (Standard TTL)

การทำงานของวงจรรูปที่ 8.6

- ถ้า A = "0" B = "0"

Q1 = ON (มีกระแสไหลจาก Vcc ผ่านความต้านทาน ผ่าน B1 E1 ผ่านขา A และ B ลง GND)

Q2 = OFF (ไม่มีกระแสไหลผ่าน B2 E2 ลง GND เพราะมีกระแสไหลจาก Vcc ผ่านความต้านทาน ผ่าน C1 E1 ลง GND เนื่องจาก Q1 ON)

$V_o \approx V_{cc}$

Y = "1" (คุณสมบัติเอาท์พุทเหมือนกับกรณีอื่นพุทตัวใดตัวหนึ่งเป็น "0")

- ถ้า A = "1" B = "1"

Q1 = OFF (เพราะศักดาที่ขา A และ B มีค่าเท่ากับ Vcc จึงไม่มีกระแส I_{B1})

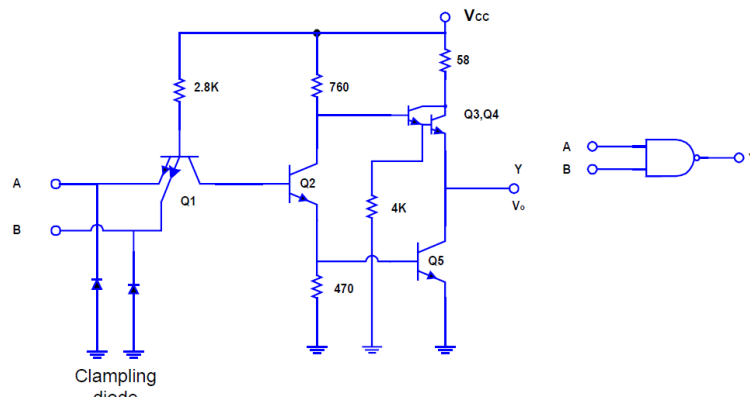
Q2 = ON (มีกระแสไหลจาก Vcc ผ่านความต้านทาน ผ่าน B2 ผ่าน E2 ลง GND)

$V_o \approx 0.2 V$

Y = "0"

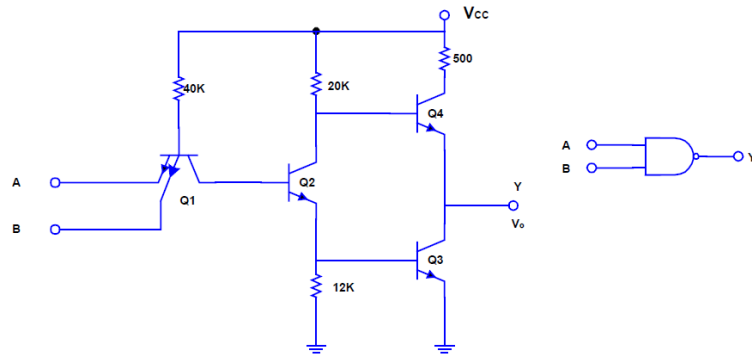
ดังนั้นวงจรนี้มีคุณสมบัติเป็น NAND gate

2. **ทีทีแอลชนิดความเร็วสูง (High Speed TTL)** เป็นไอซีที่พัฒนาเพื่อให้ได้ความเร็วสูงขึ้น โดยการลดค่าความต้านทานลง เพิ่มวงจรขยายกระแสแบบ Darlington ที่ทางด้านเอาท์พุท ไอซีนี้จะกินไฟประมาณ 1.3 เท่าของ TTL standard ดังนั้นจึงทำให้ไอซีซักระแสได้มากขึ้น ความเร็วเพิ่มขึ้น ความถี่สูงสุดประมาณ 40-60 MHz เพิ่มวงจร clamping เพื่อตัดไฟลบ แสดงได้ดังรูปที่ 8.7



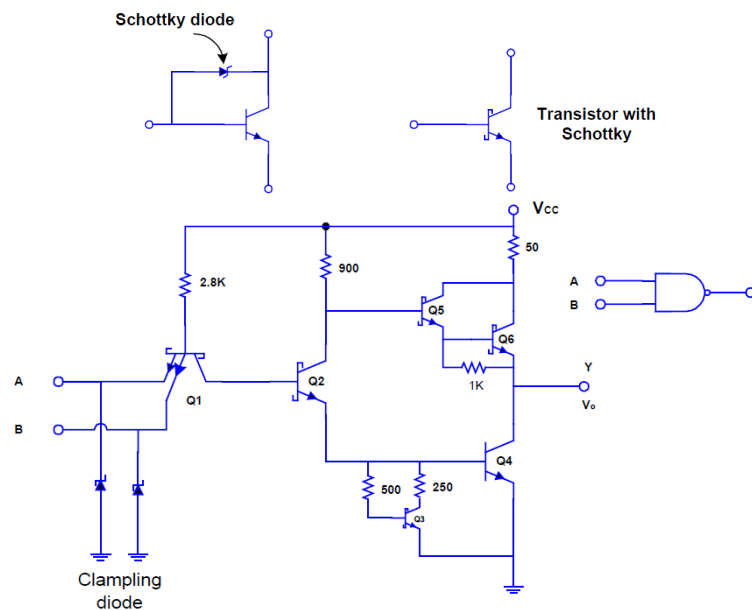
รูปที่ 8.7 แสดงการต่อวงจรทีทีแอลชนิดความเร็วสูง (High Speed TTL)

3. **ทีทีแอลชนิดความเร็วต่ำ (Low Power TTL)** เป็นไอซีที่พัฒนาเพื่อจุดประสงค์ให้กินไฟต่ำ โดยการเพิ่มค่าความต้านทานขึ้นแต่ลักษณะของวงจรยังเหมือนเดิม ไอซีนี้จะกินไฟประมาณ 1/10 เท่าของ TTL standard ดังนั้นจึงทำให้ไอซีซักระแสได้น้อยลง ความเร็วต่ำลง ความถี่สูงสุดประมาณ 3 MHz แสดงได้ดังรูปที่ 8.8



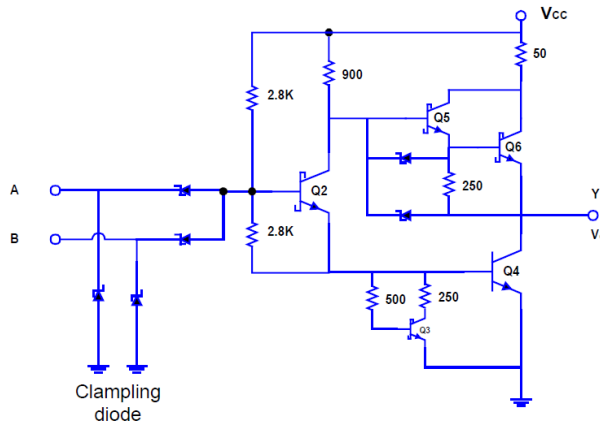
รูปที่ 8.8 แสดงการต่อวงจรที่ทีแอลชนิดความเร็วต่ำ (Low Power TTL)

4. ทีทีแอลชนิดช็อกกี (Schottky TTL) เป็นไอซีที่พัฒนาเพื่อต้องการความเร็วมากขึ้น โดยนำเอา schottky diode ต่อคร่อมระหว่างขา B และ C ของทรานซิสเตอร์เรียกว่า Transistor with Schottky เพื่อเพิ่มความเร็วในการ ON OFF ไอซีตระกูลนี้สามารถใช้กับความถี่ถึง 125 MHz แสดงได้ดังรูปที่ 8.9



รูปที่ 8.9 แสดงการต่อวงจรที่ทีแอลชนิดช็อกกี (Schottky TTL)

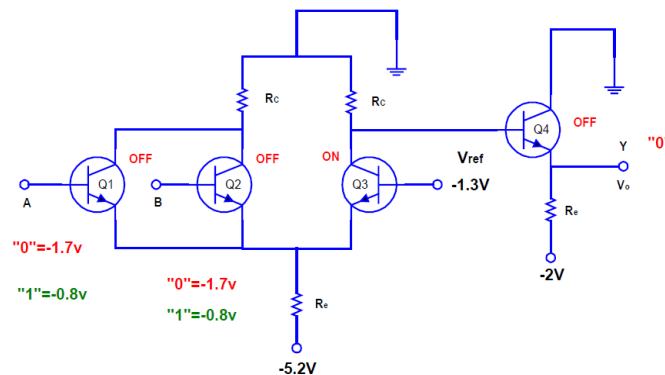
5. ทีทีแอลชนิดช็อกกีความเร็วต่ำ (Low Power Schottky TTL) เป็นไอซีที่ผสมผสานระหว่างความเร็วและกินกำลังไฟต่ำ โดยทำการเพิ่มค่าความต้านทานเพื่อลดค่า Power กิน Power ประมาณ 1/5 เท่าของ standard TTL สามารถใช้กับความถี่ถึง 18-20 MHz แสดงได้ดังรูปที่ 8.10



รูปที่ 8.10 แสดงการต่อวงจรที่ใช้อัลซันดชิอกรก้ความเร็วต่ำ (Low Power Schottky TTL)

8.3.4 อีซีแอล (ECL : Emitter - Coupled Logic)

เป็นไอซีที่ต้องการความเร็วเพิ่มมากขึ้นดังนั้นจึงทำการต่อวงจรโดยใช้ขา Emitter ร่วม และ โลจิก “0” = -1.7 V โลจิก “1” = -0.8V ข้อเสียคือต่อกับไอซีอื่นยาก แสดงได้ดังรูปที่ 8.11



รูปที่ 8.11 แสดงการต่อวงจรตระกูลอีซีแอล

การทำงานของวงจรรูปที่ 8.11

- ถ้า A = “0” B = “0”

Q1= Q2 = Q4 = OFF

Q3 = ON

VO ≈ -2V

Y = “0”

- ถ้า A = “1” B = “1”

Q1= Q2 = Q4 = ON

Q3 = OFF

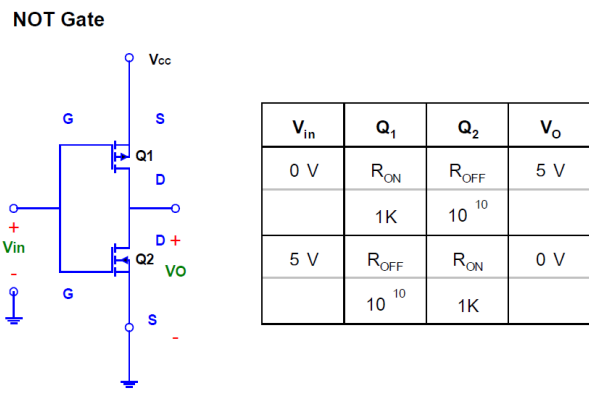
VO ≈ -0.2V

Y = “1” (คุณสมบัติเอาท์พุทเหมือนกับกรณีที่อินพุทตัวใดตัวหนึ่งเป็น “1”)

ดังนั้นวงจรนี้มีคุณสมบัติเป็น OR gate

8.3.5 ซีมอส (CMOS : Complementary Metal Oxide Semiconductor)

ตระกูลซีมอสเป็นไอซีดิจิทัลอีกประเภทหนึ่งที่นิยมใช้กันมากนอกจากไอซี TTL คำว่า CMOS ย่อมาจาก Complementary Metal-Oxide-Semiconductor ข้อได้เปรียบของไอซี CMOS เห็นจะได้แก่ ใช้กำลังไฟน้อย ใช้ไฟเลี้ยงได้สูง สัญญาณรบกวนจะสอดแทรกการทำงานได้ยาก ให้ความหนาแน่นของวงจรรวมไอซีต่อชิพสูง แต่เนื่องจาก CMOS เป็นอุปกรณ์ที่มีอิมพีแดนซ์สูงมาก ดังนั้นประจุไฟฟ้าสถิตย์ที่มีค่ามาก ๆ อาจทำให้ส่วนของฉนวนที่เกิดการเสียหายได้ ในการใช้งานจึงต้องระมัดระวังในการจับต้อง CMOS ปกติเราจะต้องเก็บไอซีประเภทนี้ไว้บนแผ่นสารตัวนำเพื่อกันไม่ให้มีการสะสมประจุที่ขาของไอซี ข้อเสียอีกประการหนึ่งของไอซี CMOS คือจะมีการทำงานค่อนข้างช้า ไอซีพวก CMOS ที่เห็นใช้งานกันจะมีตระกูลที่มีเบอร์ที่เป็นตัวเลขที่ขึ้นต้นด้วย 4000 หรือ 14000 ซึ่งสามารถใช้แทนเกทต่าง ๆ เช่นเดียวกับไอซี TTL นอกจากนี้ในการใช้งานไอซี แสดงได้ดังรูปที่ 8.12



รูปที่ 8.12 แสดงการต่อวงจรตระกูลซีมอส Inverter

การทำงานของวงจรรูปที่ 8.12

- ถ้า $V_{in} = "0"$

$Q_2 = OFF$ (เพราะ $V_{in} = V_{GS} = 0V$ ทำให้ความต้านทาน R_{DS} ประมาณ $10^{10} \Omega$)

$Q_1 = ON$ (เพราะศักดาที่ขา G ต่ำกว่าขา S ทำให้ $V_{GS} = -5V$ ทำให้ความต้านทาน R_{DS} ประมาณ $1K\Omega$)

$V_o \approx V_{CC} = 5V$

$Y = "1"$

- ถ้า $V_{in} = "1"$

$Q_2 = ON$ (เพราะ $V_{in} = V_{GS} = 5V$ ทำให้ความต้านทาน R_{DS} ประมาณ $1K\Omega$)

$Q_1 = OFF$ (เพราะศักดาที่ขา G เท่ากับขา S ทำให้ $V_{GS} = 0V$ ทำให้ความต้านทาน R_{DS} ประมาณ $10^{10} \Omega$)

$V_o \approx 0V$

$Y = "0"$

ดังนั้นวงจรนี้มีคุณสมบัติเป็น NOT gate หรือ Inverter

CMOS จะต้องคำนึงถึงหลักการที่สำคัญดังนี้

1. อินพุตที่ไม่ได้ใช้ควรต่อกับ V_{SS} หรือ V_{DD} โดยมีตัวต้านทานขนาด $200K\Omega$ ถึง $1M\Omega$ ต่อต้น
2. ขนาดของแรงดันอินพุตจะต้องไม่เกินช่วงแรงดันที่ใช้งาน V_{SS} และ V_{DD} เพราะจะทำให้ไดโอดที่มีไว้ป้องกันซีมอสในไอซีเกิดการเสียหายได้
3. ไม่ควรให้สัญญาณอินพุตกับไอซีก่อนป้อนไฟเลี้ยง

4. ในการโหลดเอาต์พุทของซีมอส ควรจะต้องพิจารณาขนาดของกระแสซิงค์และกระแสซอร์ส
5. ไม่ควรต่อ C คร่อมเอาต์พุทของซีมอส และเอาต์พุทก็ไม่ควรต่อกับ V_{SS} หรือ V_{DD} โดยตรง
6. ในการใช้ซีมอส ถ้าบังคับให้แรงดันอยู่ในช่วงกำลังเปลี่ยนสถานะ จะทำให้ซีมอสร้อนมาก และอาจเกิดการเสียหายได้
7. สัญญาณนาฬิกาที่ใช้กับซีมอส ควรมีช่วงเวลาขาขึ้น และขาลงไม่น้อยกว่า 5 nS และ 15 nS ตามลำดับ เพราะถ้าช้าและความถี่สูงจะทำให้ซีมอสร้อน
8. แหล่งจ่ายไฟที่ใช้ควมอยู่ระหว่างช่วง 3 – 15 โวลท์
9. ไม่ควรมีตัวต้านทานต่ออนุกรมกับแหล่งจ่ายไฟก่อนป้อนเข้า V_{DD}
10. การสลับขั้วไฟเลี้ยงโดยบังเอิญ จะทำให้ซีมอสเกิดการเสียหายได้โดยทันทีทันใด

8.4 คุณสมบัติที่สำคัญของดิจิตอลไอซี (An important feature of Digital IC)

1. Power Dissipation คือ ค่ากำลังไฟฟ้าที่สิ้นเปลืองไปในขณะที่ไอซีทำงาน
2. Speed of Operation คือ ความเร็วในการเปลี่ยนระดับแรงดันทางเอาต์พุทของวงจร
3. Noise Immunity คือ ค่าผลต่างแรงดันเอาต์พุทที่จัดเป็นลอจิก “1” ต่ำสุด (V_{OH}) กับแรงดันอินพุทที่จัดเป็นลอจิก “1” ต่ำสุด (V_{IH}) และค่าผลต่างแรงดันเอาต์พุทที่จัดเป็นลอจิก “0” สูงสุด (V_{OL}) กับแรงดันอินพุทที่จัดเป็นลอจิก “0” สูงสุด (V_{IL}) นั่นคือ

$$\text{Noise Immunity High (V}_{NH}) = V_{OHmin} - V_{IHmin}$$

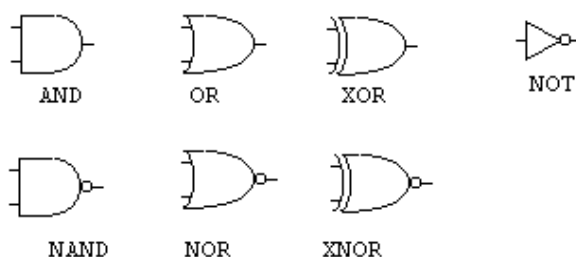
$$\text{Noise Immunity Low (V}_{LN}) = V_{ILmax} - V_{OLmax}$$

ถ้า V_{NH} และ V_{LN} มีค่าสูง เราเรียกว่า เกตมีภูมิป้องกันสัญญาณรบกวน (Noise Immunity) ที่ดี

4. Propagation Delay Time คือ เวลาล่าช้าที่เกิดขึ้นในการเปลี่ยนระดับสัญญาณจาก “สูง” เป็น “ต่ำ” (T_{PHL}) หรือจาก “ต่ำ” เป็น “สูง” (T_{PLH}) โดยที่ค่า T_{PHL} กับค่าของ T_{PLH} อาจจะไม่เท่ากันขึ้นอยู่กับโหลดของวงจร
5. FAN – OUT คือ ความสามารถของลอจิกเกตในการที่จะนำเอาต์พุทไปต่อกับอินพุทของวงจรลอจิกเกตอื่นๆ หรืออาจกล่าวได้ว่าเป็น จำนวนอินพุทที่สามารถจะนำเข้ามาต่อเข้ากับเอาต์พุทของเกตนั้นๆ
6. FAN – IN คือ จำนวนอินพุทของเกตใดเกตหนึ่ง

8.5 เกตภายในดิจิตอลไอซี (Gate in Digital IC)

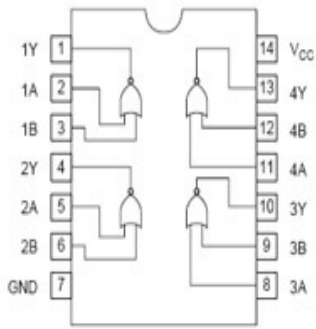
ภายในไอซีทั้ง TTL และ CMOS จะมีเกตที่สร้างจากทรานซิสเตอร์ถูกบรรจุอยู่ในซึ่งจะมีทั้งเกตมาตรฐานเกตพิเศษแล้วแต่คุณสมบัติของตัว ไอซีนั้นๆ เกตที่สำคัญพื้นฐาน AND gate, OR gate Inverter gate, NAND gate , NOR gate, Exclusive-OR gate, Exclusive-N OR gate แสดงได้ดังรูปที่ 8.13



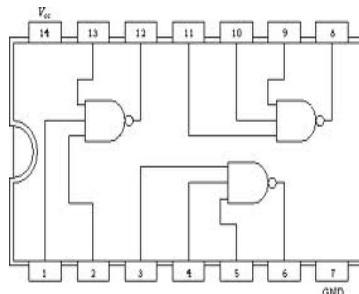
รูปที่ 8.13 แสดงเกตภายในดิจิตอลไอซี (Gate in Digital IC)

8.6 ตัวอย่างเบอร์ดิจิทัลไอซี

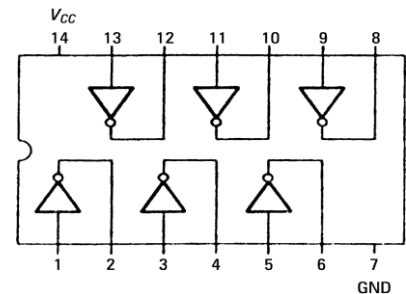
เบอร์ดิจิทัลไอซีมีการต่ออยู่หลายรูปแบบ สามารถแสดงได้ดังรูปที่ 8.14



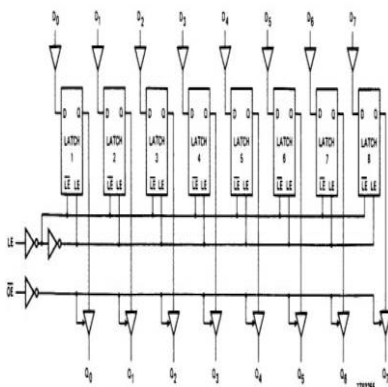
74LS02, Quad 2-input NOR Gate



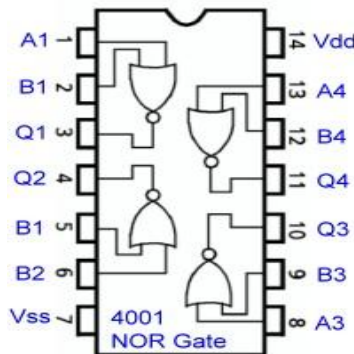
74LS10, Triple 3-Input NAND Gate



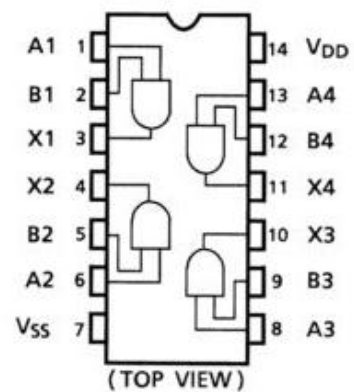
74HC04, Hex Inverter



74HC373, Octal D Latch



4001, Quad 3 Input NOR Gate



4081, Quad 2 Input AND Gate

รูปที่ 8.14 แสดงตัวอย่างเบอร์ดิจิทัลไอซี

8.6 เปรียบเทียบข้อดีและข้อจำกัดของไอซีตระกูลต่างๆ

ตารางที่ 8.1 แสดงการเปรียบเทียบข้อดีและข้อจำกัดของไอซีตระกูลต่างๆ

ไอซีตระกูล	ข้อดี	ข้อจำกัด
อาร์ทีแอล (RTL)	1. การสูญเสียกำลังเป็นความร้อนต่ำ	1. ความเร็วของการทำงานต่ำ 2. การปลอดภัยสัญญาณรบกวนปานกลาง 3. จำนวนแฟนเอาต์ต่ำ
ดีทีแอล (DTL)	1. การสูญเสียกำลังเป็นความร้อนต่ำ 2. การปลอดภัยสัญญาณรบกวนดี	1. ความเร็วของการทำงานต่ำ 2. จำนวนแฟนเอาต์ปานกลาง
อีซีแอล (ECL)	1. ความเร็วของการทำงานสูงมาก 2. การปลอดภัยสัญญาณรบกวนดี 3. จำนวนแฟนเอาต์สูง	การสูญเสียกำลังเป็นความร้อนสูงมาก

ทีทีแอล (TTL)	1. ความเร็วของการทำงานสูง 2. การปลอดภัยจากสัญญาณรบกวนดีมาก 3. การสูญเสียกำลังเป็นความร้อนต่ำ 4. จำนวนแพนเอาต์สูง	1. ระดับแรงดันแหล่งจ่ายไฟมีผลต่อการทำงานของไอซีทีทีแอลมาก
ซีมอส (CMOS)	1. การสูญเสียกำลังเป็นความร้อนต่ำมาก 2. การปลอดภัยจากสัญญาณรบกวนดีมาก 3. จำนวนแพนเอาต์สูงมาก	ความเร็วของการทำงานต่ำ

8.8 สรุป

พัฒนาการในการนำเอาอุปกรณ์อิเล็กทรอนิกส์มาประกอบกันเป็นเข้าเป็นวงจรถอดจิกนั้นได้มีการพัฒนาเปลี่ยนแปลงมามากมายโดยในระยะเริ่มแรกนั้นวงจรถอดจิกจะเกิดจากการนำเอาสวิตช์ธรรมดาและรีเลย์มาประกอบกันเป็นวงจรถอดจิก ซึ่งทำให้ขาดความยืดหยุ่นในการใช้งาน ต่อมามีการนำเอาหลอดสุญญากาศมาใช้แทน ซึ่งหลอดสุญญากาศนั้นก็ยังมีข้อเสียในการใช้งานมากมายเช่นกัน จนกระทั่งถึงยุคของอุปกรณ์สารกึ่งตัวนำ เช่น ไดโอด ทรานซิสเตอร์ ทำให้การประกอบเป็นวงจรถอดจิกมีความยืดหยุ่นในการใช้งานมากยิ่งขึ้น จนกระทั่งถึงจุดที่สามารถนำเอาอุปกรณ์ต่าง ๆ ประกอบอยู่ในชิพเล็ก ๆ เพียงชิพเดียว ซึ่งสามารถบรรจุอุปกรณ์พื้นฐานต่าง ๆ ได้มากมาย เราเรียกว่า IC ซึ่งย่อมาจาก Integrated Circuit

ไอซีต่างๆ ที่นำมาใช้สร้างเป็นวงจรถอดจิกนั้นเราสามารถแบ่งชนิดของไอซีตามขนาดความซับซ้อนภายในของมันโดยถ้าใช้เกณฑ์การนับจากจำนวนเกตที่อยู่ภายในไอซีได้ดังนี้

SSI (Small-Scale Integration) ถือว่าเป็นไอซีขนาดเล็ก โดยเป็นไอซีที่มีจำนวนเกตน้อยกว่า 12 เกทบนชิพเดียวกัน มีขาต่อใช้งาน 14 ถึง 16 ขา

MSI (Medium-Scale Integration) ถือว่าเป็นไอซีขนาดกลางโดยเป็นไอซีที่มีจำนวนเกตตั้งแต่ 12 เกท ถึง 100 เกทต่อชิพ

LSI (Large-Scale Integration) ถือว่าเป็นไอซีขนาดใหญ่โดยเป็นไอซีที่มีจำนวนเกตมากกว่า 100 เกท ถึง 1000 เกทต่อชิพ

VLSI (Very Large-Scale Integration) ถือว่าเป็นไอซีขนาดใหญ่มาก โดยเป็นไอซีที่มีจำนวนเกตมากกว่า 1000 เกท ถึง 100,000 เกทต่อชิพ

ULSI (Ultra large-Scale Integration) ถือว่าเป็นไอซีขนาดใหญ่พิเศษ

แบบฝึกหัด

1. ดิจิตอล ไอ.ซี. หมายถึงอะไร
2. ดิจิตอล ไอ.ซี. บ้างตามโครงสร้างของวงจรถอดจิกภายในได้กี่ตระกูล อะไรบ้าง
3. ดิจิตอล ไอ.ซี. ตระกูลใดที่ได้รับความนิยมสูงสุด
4. Noise Immunity หมายถึงอะไร
5. จะอธิบายความหมายของคุณสมบัติที่ของดิจิตอลไอซี FAN – OUT กับ FAN – IN
6. ดิจิตอล ไอ.ซี. ที่เขียนขึ้นต้นด้วย SN 74 LS หมายถึง TTL ชนิดใด
7. ดิจิตอล ไอ.ซี. ตระกูล TTL ชนิดใดที่กำลังการทำงานต่ำและความเร็วสูงสุด