

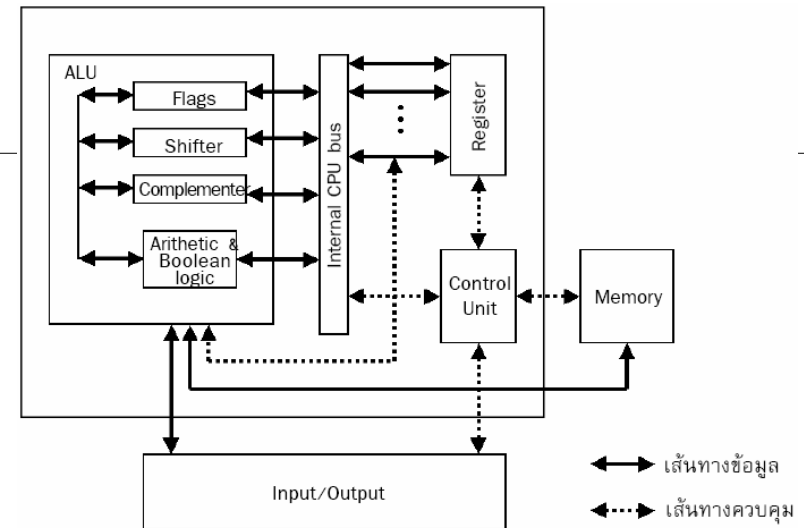
ระบบคอมพิวเตอร์และสถาปัตยกรรม (Computer System and Architecture)

บทที่ 12

หน่วยควบคุมและเส้นทางข้อมูล (Control Unit and Data path)

หน่วยควบคุม (Control Unit)

- ฟังก์ชันของโปรเซสเซอร์
 - Opcode
 - การกำหนดโหมดของแอดเดรส
 - รีจิสเตอร์
 - อินพุต/เอาต์พุตโมดูลอินเทอร์เฟซ (I/O Module Interface)
 - เมมโมรีโมดูลอินเทอร์เฟซ (Memory Module Interface)
 - โครงสร้างการโปรเซสอินเทอร์รัพต์
- ทั้ง 6 ประการนี้เป็นสิ่งที่โปรเซสเซอร์ต้องทำ โดยการควบคุมของ “หน่วยควบคุม” (Control Unit)

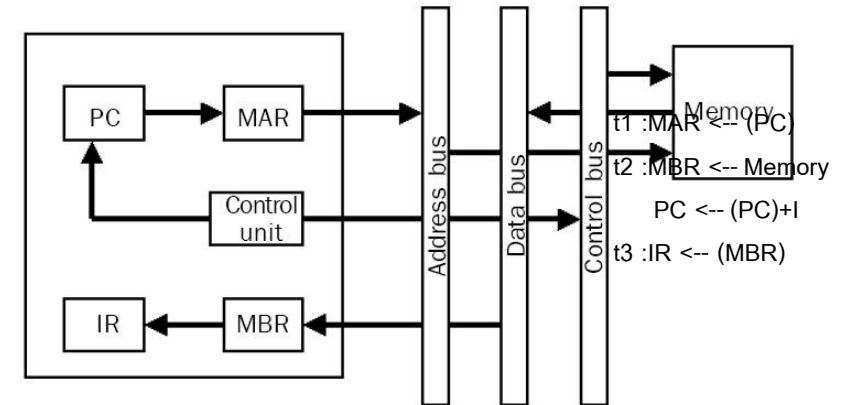


ความสัมพันธ์ของหน่วยควบคุม, เส้นทางข้อมูล หน่วยความจำ และอินพุต/เอาต์พุต

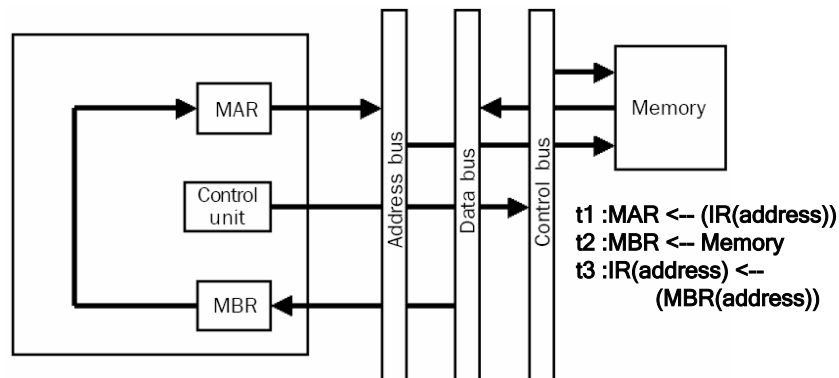
ไมโครโอเปอเรชัน (Micro-Operation)

- ชุดของวงรอบคำสั่ง (Instruction Cycle) มีวงรอบเฟตช์ (fetch), อินไดเรกต์ (indirect), เอ็กซีคิวต์ (execute) และอินเทอร์รัพต์ (interrupt) เป็นหน่วยย่อย ๆ ประกอบอยู่ภายใน
- แต่ละหน่วยย่อยจะมีขั้นตอนย่อย ๆ หลายขั้นตอนที่เรียกว่า “ไมโครโอเปอเรชัน” (Micro Operation)
- รีจิสเตอร์ในซีพียู ประกอบด้วย
 - เมมโมรีแอดเดรสรีจิสเตอร์ (Memory Address Register : MAR)
 - เมมโมรีบัฟเฟอร์รีจิสเตอร์ (Memory Buffer Register : MBR)
 - โปรแกรมเคาเตอร์ (Program Counter : PC)
 - อินสตรัคชันรีจิสเตอร์ (Instruction Register : IR)

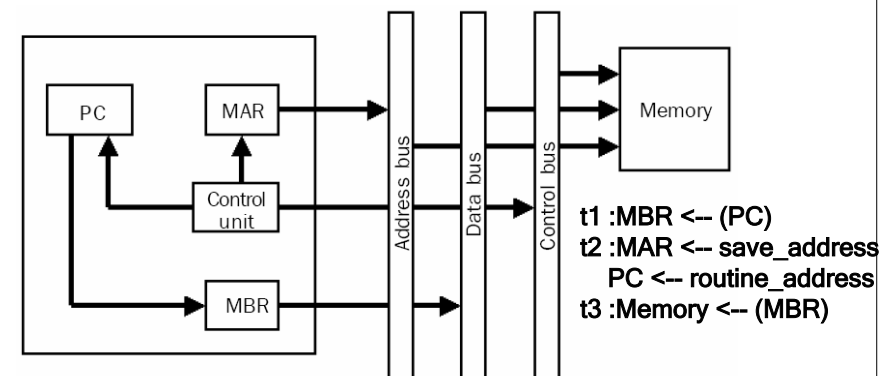
Fetch Cycle Flow



Data flow in Indirect Circuit



Data flow in Interrupt Circuit



Execute Cycle

- Micro Operation สำหรับ Execute Cycle จะแตกต่างจาก Micro Operation ใน fetch cycle, indirect และ interrupt
- ใน Execute Cycle จะเปลี่ยนไปตาม Operation ที่โปรเซสเซอร์ทำงาน

Add R1, X

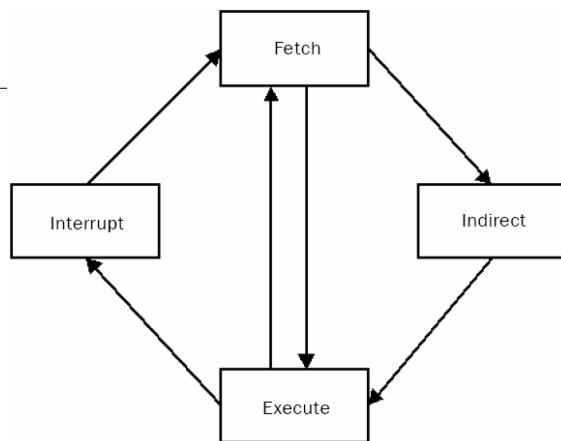
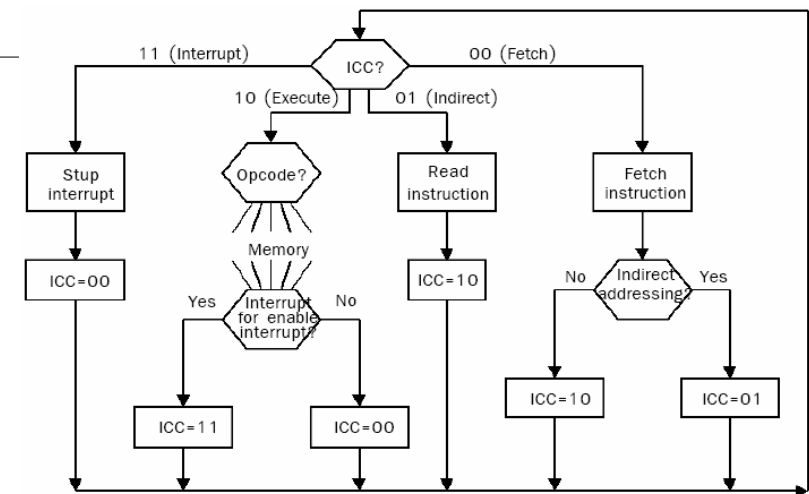
- Micro Operation จะเป็น

t1 : MAR \leftarrow (IR(Address))

t2 : MBR \leftarrow Memory

t3 : R1 \leftarrow (R1) + (MBR)

วงรอบคำสั่ง



ลำดับวงรอบคำสั่ง

การควบคุมของโปรเซสเซอร์

- ฟังก์ชันพื้นฐานของหน่วยควบคุม
 - กำหนดฟังก์ชันพื้นฐานของโปรเซสเซอร์
 - อธิบาย Micro operation ที่โปรเซสเซอร์ทำ
 - กำหนดฟังก์ชันที่หน่วยควบคุมต้องทำเพื่อให้เกิด Micro Operation
- ฟังก์ชันพื้นฐานของโปรเซสเซอร์
 - ALU
 - รีจิสเตอร์
 - เส้นทางข้อมูลภายใน
 - หน่วยควบคุม

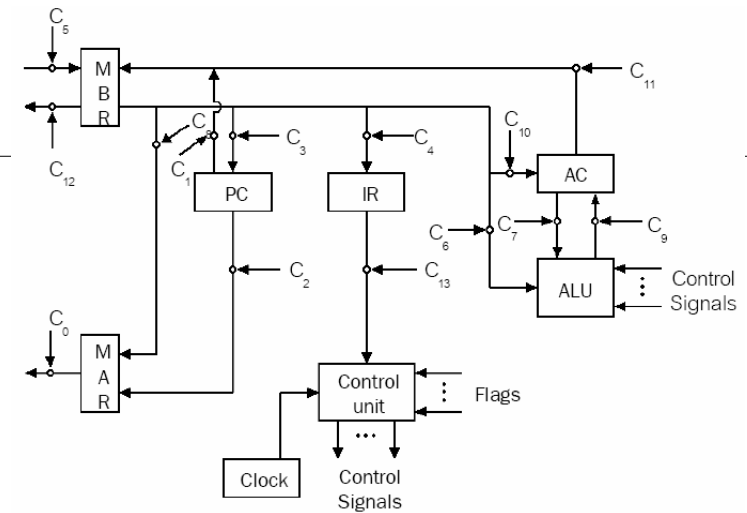
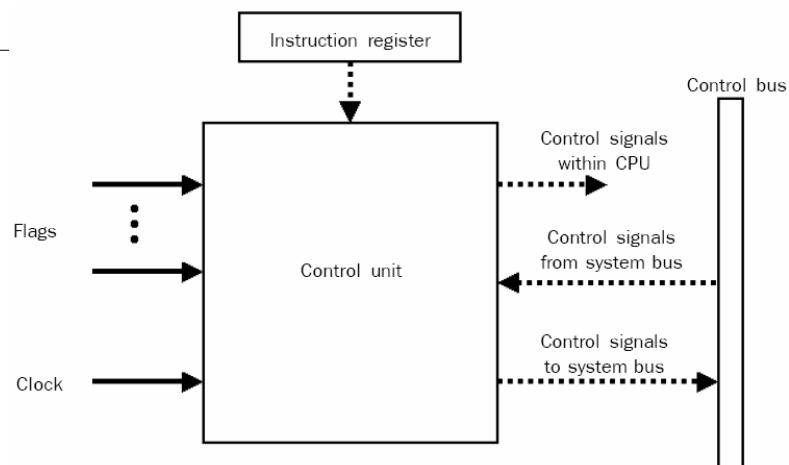
การควบคุมของโปรเซสเซอร์

- ▣ กลุ่มของ Micro operation
 - ▣ ย้ายข้อมูลจากรีจิสเตอร์หนึ่งไปยังรีจิสเตอร์อื่น
 - ▣ ย้ายข้อมูลจากรีจิสเตอร์ไปยังอินเทอร์เฟซภายนอก เช่น บัสของระบบ
 - ▣ ย้ายข้อมูลจากอินเทอร์เฟซภายนอกเข้ามายังรีจิสเตอร์
 - ▣ ทำโอเปอเรชันทางด้านคณิตศาสตร์และตรรกะ โดยใช้รีจิสเตอร์สำหรับอินพุตและเอาต์พุต
- ▣ งานหลักของหน่วยควบคุม
 - ▣ การจัดลำดับ (Sequencing)
 - ▣ การเอ็กซีคิวต์ (Execution)

สัญญาณควบคุม (Control Signal)

- ▣ อินพุตของหน่วยควบคุม
 - ▣ สัญญาณนาฬิกา (Clock)
 - ▣ อินสตรัคชันรีจิสเตอร์ (Instruction register)
 - ▣ แฟล็ก (Flag)
 - ▣ สัญญาณควบคุมจากคอนโทรลบัส (Control signals from control bus)
- ▣ เอาต์พุตของหน่วย
 - ▣ สัญญาณควบคุมภายในโปรเซสเซอร์ (Control signals within the processor)
 - ▣ สัญญาณควบคุมไปยังคอนโทรลบัส (Control signals to control bus)

โมเดลของหน่วยควบคุม



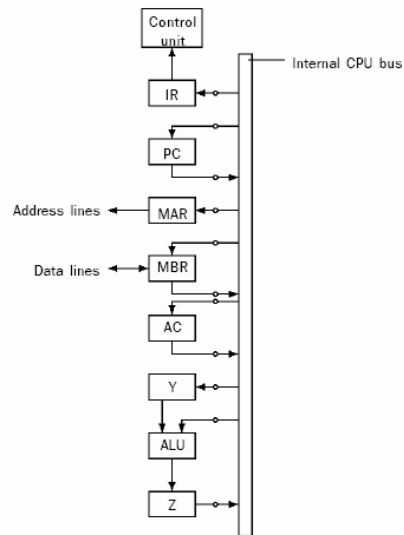
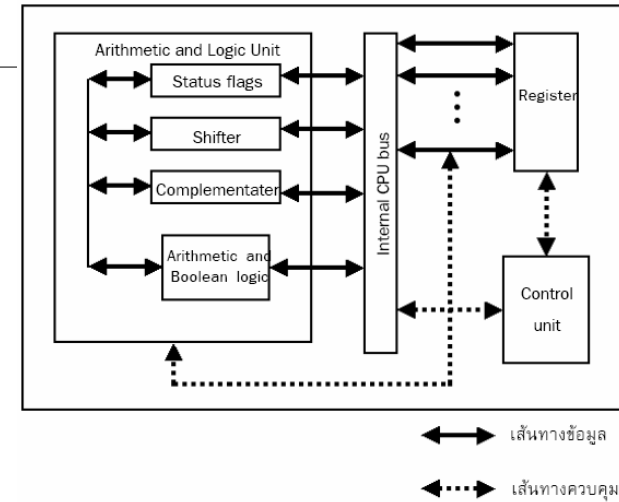
ตัวอย่างเส้นทางข้อมูลและสัญญาณควบคุมที่มี AC เพียงตัวเดียว

ตาราง Micro Operation และ Control Signal

วงรอบคำสั่ง	ไมโครโอเปอเรชัน	สัญญาณควบคุมที่เอ็กทิฟ
เฟิร์สต์	T1: MAR ← (PC)	C_2
	T2: MBR ← Memory PC ← (PC)+1	C_1, C_2, C_R
	T3: IR ← (MBR)	C_1, C_2, C_3, C_4, C_R
อินไดเรกต์	T1: MAR ← (IR(Address))	C_1, C_2, C_3, C_4, C_R
	T2: MBR ← Memory	C_1, C_2, C_3, C_4, C_R
	T3: IR (Address) ← (MBR (Address))	C_1, C_2, C_3, C_4, C_R
อินเทอร์พรีต์	T1: MBR ← (PC)	C_1, C_2, C_3, C_4, C_R
	T2: MAR ← Save_Address PC ← Routine_Address	C_1, C_2, C_3, C_4, C_R
	T3: Memory ← (MBR)	C_1, C_2, C_3, C_4, C_R

C_R คือสัญญาณควบคุมสำหรับการอ่านไปยังบัสระบบ
 C_W คือสัญญาณควบคุมสำหรับการเขียนไปยังบัสระบบ

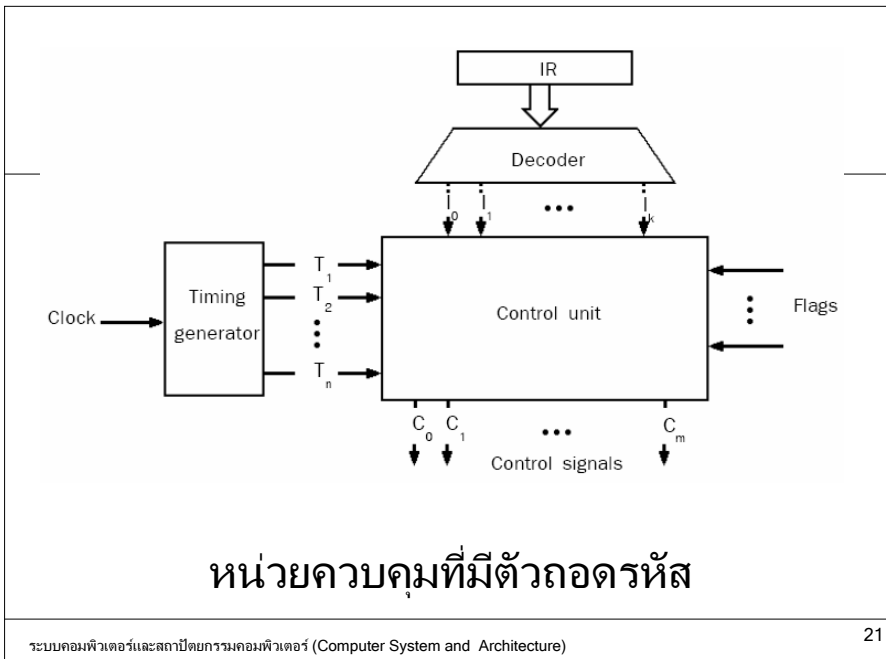
การจัดโครงสร้างภายในโปรเซสเซอร์



Internal Bus in CPU

Hardware Structure

- ☐ อินพุตของหน่วยควบคุม
 - ☐ สัญญาณนาฬิกา (Clock)
 - ☐ อินสตรัคชันรีจิสเตอร์ (Instruction register)
 - ☐ แฟล็ก (Flag)
 - ☐ สัญญาณควบคุมจากคอนโทรลบัส (Control signals from control bus)
- ☐ หน่วยควบคุมอย่างง่ายจะมีอินพุตเป็นตรรกะเฉพาะอย่างในแต่ละ opcode ซึ่งทำได้โดยใช้ “ตัวถอดรหัส” (Decoder)



ตรรกะของหน่วยควบคุม

- ▣ พิจารณาตามรูป และตาราง ที่แสดงชุดของไมโครโอเปอเรชั่นของ 3 วงรอบ (เฟล็ตซ์, อินไดเรกต์ และอินเทอร์รัพท์)
- ▣ ที่สัญญาณควบคุม C_5 ที่มีใช้ในวงรอบเฟล็ตซ์ และอินไดเรกต์
- ▣ สมมติกำหนดสัญญาณควบคุม 2 สัญญาณคือ P และ Q จะได้

$PQ = 00$	วงรอบเฟล็ตซ์
$PQ = 01$	วงรอบอินไดเรกต์
$PQ = 10$	วงรอบเอ็กซีคิวต์
$PQ = 11$	วงรอบอินเทอร์รัพท์

ทำให้ได้นิพจน์ C_5 เป็น

$$C_5 = P' Q' T_2 + P' Q T_2$$

ระบบคอมพิวเตอร์และสถาปัตยกรรมคอมพิวเตอร์ (Computer System and Architecture) 22

ตรรกะของหน่วยควบคุม

- ▣ สมมติ execute Cycle มี 3 คำสั่งที่อ่านเข้ามาคือ LDA, ADD และ AND ทำให้ได้นิพจน์ C_5 เป็น

$$C_5 = P' Q' T_2 + P' Q T_2 + P Q' (LDA + ADD + AND) T_2$$
- ▣ จะเห็นว่ามีคามซับซ้อน และยิ่งซับซ้อนมากยิ่งขึ้นสำหรับระบบคอมพิวเตอร์สมัยใหม่
- ▣ “ไมโครโปรแกรมมิ่ง” (Microprogramming) จึงถูกออกแบบขึ้นมาเพื่อลดความซับซ้อนนี้

ระบบคอมพิวเตอร์และสถาปัตยกรรมคอมพิวเตอร์ (Computer System and Architecture) 23

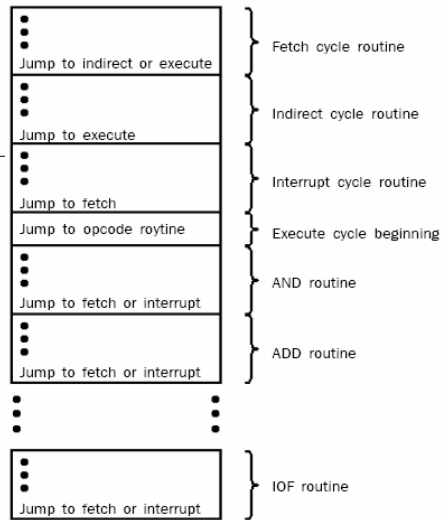
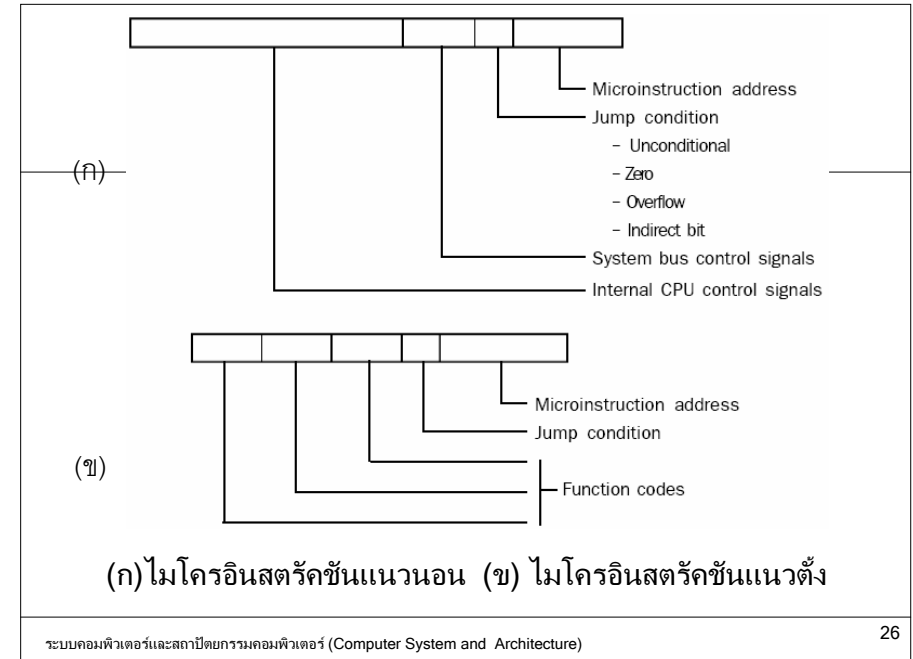
ไมโครโปรแกรม (Microprogram)

- ▣ กำหนดขึ้นครั้งแรกในช่วงปี 1950 โดย M.V.Wilk
- ▣ ไม่ค่อยเกิดผลมากนัก เนื่องจากต้องใช้หน่วยความจำที่เร็วแต่ราคาไม่สูงมากนัก
- ▣ ข้อมูลใน Datamation ในปี 1964 เขียนไว้ว่าในขณะนั้นยังไม่มีระบบ ไมโครโปรแกรมใช้งานเลย
- ▣ System/360 ของ IBM ได้เปิดตัวโดยมีโมดูลใหญ่เป็นไมโครโปรแกรม ในช่วงไม่นานมานี้
- ▣ สิ่งหนึ่งที่มีการนำไมโครโปรแกรมมาใช้ประโยชน์ก็คือหน่วยควบคุมของโปรเซสเซอร์

ระบบคอมพิวเตอร์และสถาปัตยกรรมคอมพิวเตอร์ (Computer System and Architecture) 24

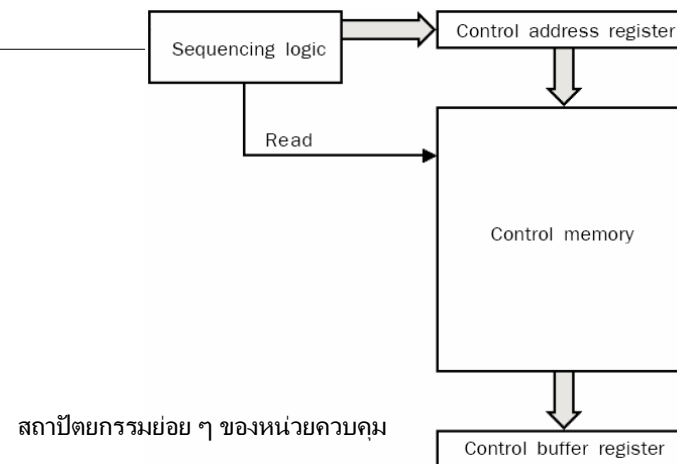
ไมโครโปรแกรม (Microprogram)

- โปรเซสเซอร์ CISC จะแสดงโครงสร้างของหน่วยควบคุมแบบไมโครโปรแกรม
- แต่ละไมโครโอเพอเรชันจะอธิบายในรูปแบบของสัญลักษณ์
- สัญลักษณ์คือภาษาที่เรียกว่า “ภาษาไมโครโปรแกรม” (Microprogramming language)
- แต่ละบรรทัดเป็นชุดของไมโครโอเพอเรชันที่เกิดขึ้นใน 1 เวลา รู้จักในชื่อ “ไมโครอินสตรัคชัน” (Microinstruction)
- ลำดับของคำสั่งรู้จักในชื่อของ “ไมโครโปรแกรม” (Microprogram) หรือ “เฟิร์มแวร์” (Firmware)

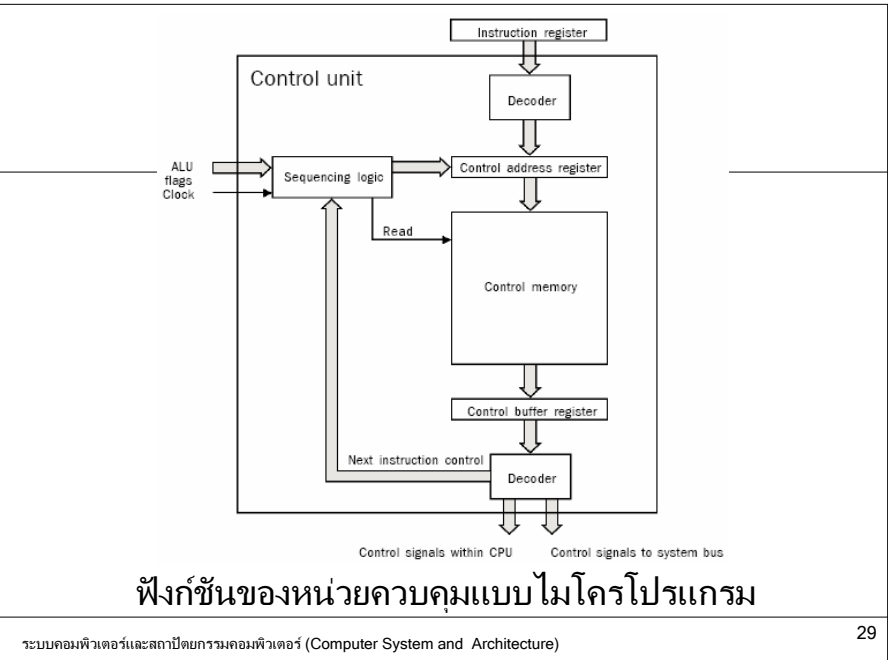


โครงสร้างของ control memory

หน่วยควบคุมแบบไมโครโปรแกรม



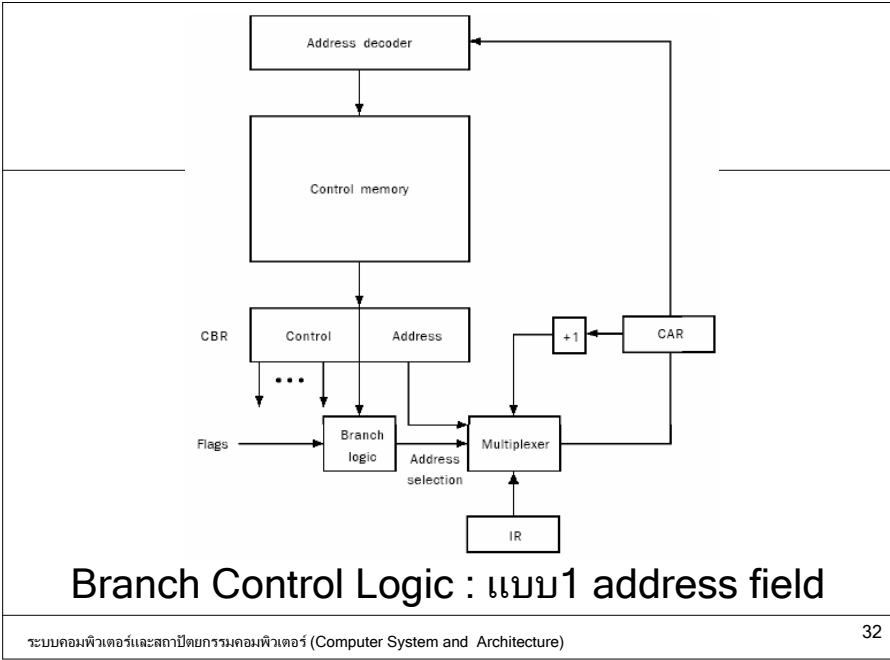
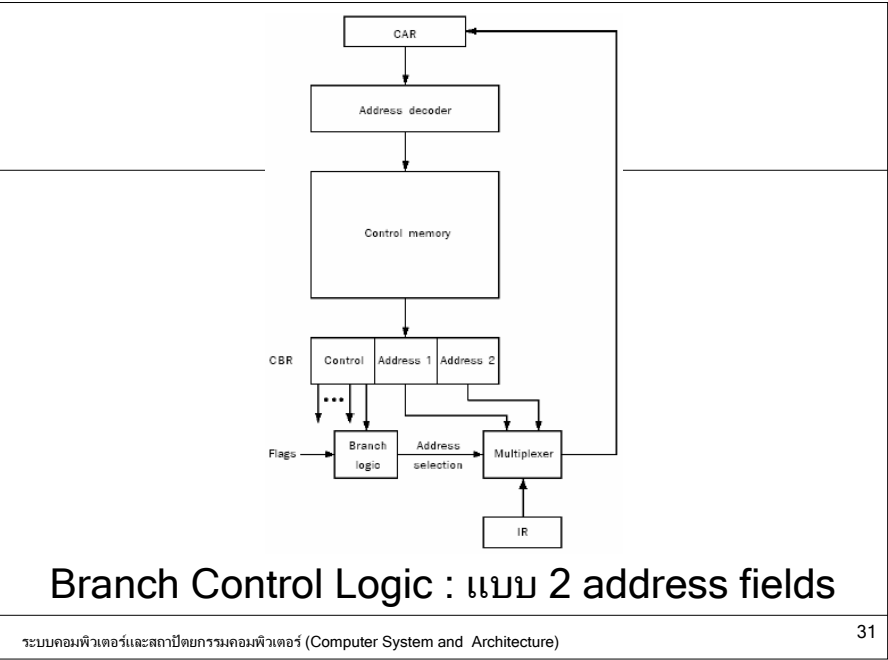
สถาปัตยกรรมย่อย ๆ ของหน่วยควบคุม

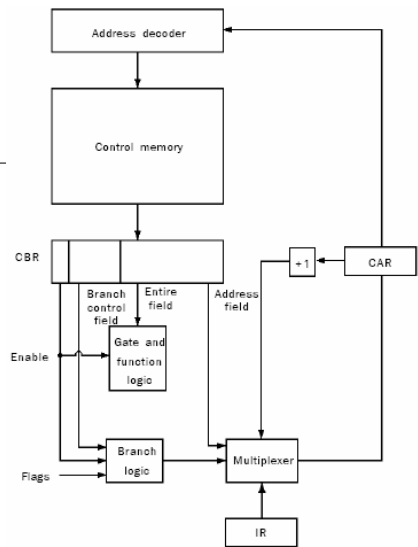


การจัดลำดับ Micro Instruction

- ▣ ข้อพิจารณาการออกแบบ
 - ▣ ขนาดของไมโครอินสตรัคชัน
 - ▣ เวลาในการสร้างแอดเดรส
- ▣ เทคนิคการจัดลำดับ
 - ▣ ใช้ 2 แอดเดรสฟิลด์ (two address fields)
 - ▣ ใช้แอดเดรสฟิลด์เดียว (single address field)
 - ▣ รูปแบบที่เป็นตัวแปร (variable format)

ระบบคอมพิวเตอร์และสถาปัตยกรรมคอมพิวเตอร์ (Computer System and Architecture) 30



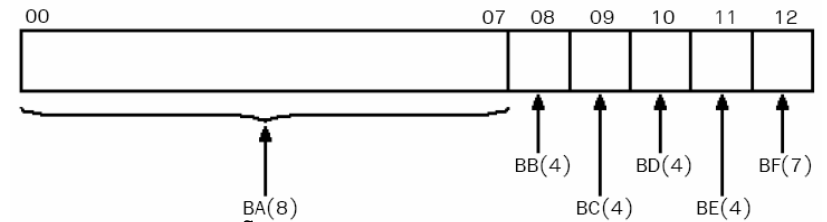


Branch Control Logic : รูปแบบที่เป็นตัวแปร

การสร้าง address

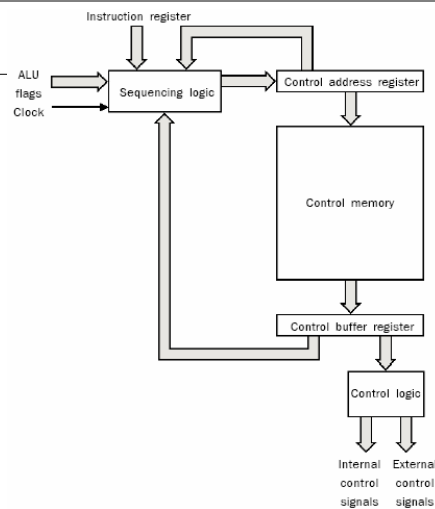
Explicit	Implicit
2 บิต (two-fields)	การแมป (Mapping)
กระโดดแบบไม่มีเงื่อนไข (Conditional branch)	การบวก (Adding)
กระโดดแบบไม่มีเงื่อนไข (Unconditional branch)	การควบคุมส่วนที่เหลือ (Residual Control)

ตาราง เทคนิคการสร้าง address ของ micro instruction

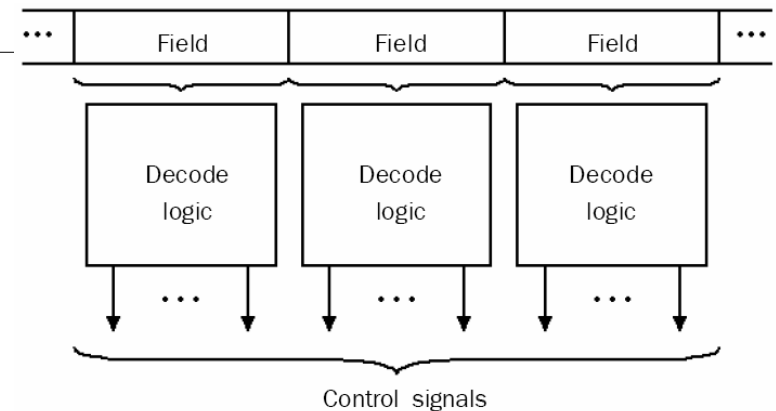


คอนโทรลแอดเดรสรีจิสเตอร์ของ IBM 3033

Micro Instructions Execute

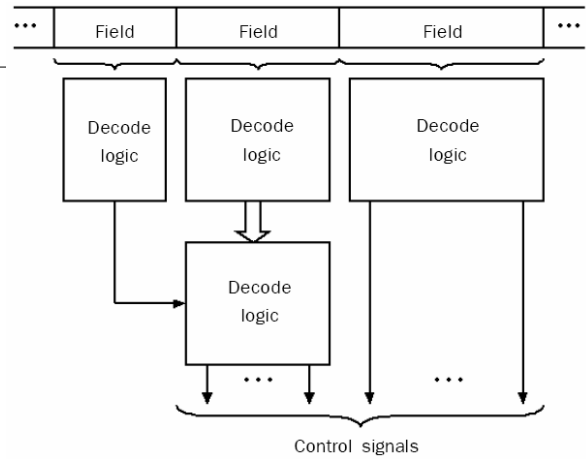


Micro Instructions Encoding



การเข้ารหัสโดยตรง (Direct Encoding)

Micro Instructions Encoding



การเข้ารหัสโดยอ้อม (Indirect Encoding)